

2022-06-28

Development Status of Copper Electroplating Filling Technology in Through Glass Via for 3D Interconnections

Zhi-Jing Ji

Hui-Qin Ling

Pei-Lin Wu

Rui-Yi Yu

Da-Quan Yu

2. Xiamen Sky Semiconductor Co., Ltd., Xiamen 361026, China;3. School of Electronic Science and Engineering, Xiamen University, Xiamen 361104, China; yudaquan@xmu.edu.cn

Ming Li

1. School of Materials Science and Engineering, Shanghai Jiao Tong University, Shanghai 200240, China; mingli90@sjtu.edu.cn

Recommended Citation

Zhi-Jing Ji, Hui-Qin Ling, Pei-Lin Wu, Rui-Yi Yu, Da-Quan Yu, Ming Li. Development Status of Copper Electroplating Filling Technology in Through Glass Via for 3D Interconnections[J]. *Journal of Electrochemistry*, 2022 , 28(6): 2104461.

DOI: 10.13208/j.electrochem.210446

Available at: <https://jelectrochem.xmu.edu.cn/journal/vol28/iss6/9>

This Review is brought to you for free and open access by Journal of Electrochemistry. It has been accepted for inclusion in Journal of Electrochemistry by an authorized editor of Journal of Electrochemistry.

玻璃通孔三维互连镀铜填充技术发展现状

纪执敬¹, 凌惠琴¹, 吴培林², 余瑞益^{2,3}, 于大全^{2,3*}, 李 明^{1*}

(1. 上海交通大学材料科学与工程学院, 上海 200240; 2. 厦门云天半导体科技有限公司, 福建 厦门 361026;

3. 厦门大学电子科学与技术学院, 福建 厦门 361104)

摘要: 随着摩尔定律的发展迟缓, 微电子器件的高密度化、微型化对先进封装技术提出了更高的要求。中介层技术作为 2.5D/3D 封装中的关键技术, 受到了广泛研究。按照中介层材料不同, 主要分为有机中介层、硅中介层以及玻璃中介层。与硅通孔 (through silicon via, TSV) 互连相比, 玻璃通孔 (through glass via, TGV) 中介层 (interposer) 因其具有优良的高频电学特性、工艺简单、成本低以及可调的热膨胀系数 (coefficient of thermal expansion, CTE) 等优点, 在 2.5D/3D 先进封装领域受到广泛关注。然而玻璃的导热系数 (约 $1 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$) 与硅 (约 $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$) 相比要低很多, 因此玻璃中介层存在着严重的散热问题。为得到高质量的 TGV 中介层, 不仅需要高效低成本的通孔制备工艺, 还需要无缺陷的填充工艺, 目前玻璃中介层面临的挑战也主要集中在这两方面。本文首先介绍了 TGV 的制备工艺, 如超声波钻孔 (ultra-sonic drilling, USD)、超声波高速钻孔 (ultra-sonic high speed drilling, USHD)、湿法刻蚀、深反应离子刻蚀 (deep reactive ion etching, DRIE)、光敏玻璃、激光刻蚀、激光诱导深度刻蚀 (laser induced deep etching, LIDE) 等。接着围绕 TGV 的无缺陷填充进行总结, 概述了 TGV 的几种填充机理以及一些填充工艺, 如 bottom-up 填充、蝶形填充以及 conformal 填充。然后对 TGV 电镀添加剂的研究进展进行了介绍, 包括典型添加剂的作用机理以及一些新型添加剂的研究现状, 最后并对 TGV 实际应用情况进行了简要综述。

关键词: 中介层; 玻璃通孔; 填充机理; 填充工艺; 添加剂

1 引 言

随着智能手机、物联网 (internet of things, IoT)、5G 通信、人工智能等领域的兴起与发展, 推动着电子器件产品向多功能集成、高性能、轻量化、低能耗和低成本等方向前进。这要求集成电路 (integrated circuit, IC) 的 I/O 密度不断提升, 间距不断缩小, 从而提高集成度以及信号传输速度。当前, 集成电路的特征尺寸已进入到 7/5 nm 的技术节点, 怎样实现更高密度的集成来延续摩尔定律, 满足电子设备和通信等领域的需求, 一直是 IC 行业的研究热点之一^[1]。随着芯片特征尺寸逐渐接近物理极限, 延续摩尔定律变得更加困难, 先进封装技术被认为是超越摩尔定律的一个可行途径。3D 封装通过在垂直方向不同功能的芯片或晶圆的集成

来实现更高密度的封装, 具有超高带宽、互连距离短、电压降及功耗低、集成度高等优点, 有效的减小了信号的传输延迟, 提高了集成电路的性能, 是当前最热的先进封装技术之一^[2,3]。然而, 3D 封装存在封装散热难度大、成本较高等技术瓶颈, 而采用 2.5D 封装很好的实现了 3D 封装技术的过渡。

2.5D 封装是将多个芯片平铺在中介层上, 并通过在中介层内的布线来实现顶层不同芯片之间信号的互连。中介层技术作为 2.5D/3D 封装中的关键技术, 得到了广泛的研究。中介层按照材料不同可分为有机中介层、硅中介层和玻璃中介层, 三种中介层的性能对比如表 1 所示。

目前, 硅中介层技术已相对比较成熟, 在实际生产中得到广泛应用。然而, 硅中介层在高频工作

Cite as: Ji Z J, Ling H Q, Wu P L, Yu R Y, Yu D Q, Li M. Development status of copper electroplating filling technology in through glass via for 3D interconnections. *J. Electrochem.*, 2022, 28(6): 2104461.

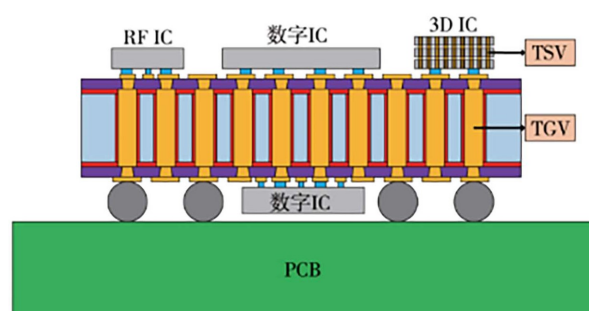
收稿日期: 2021-11-08, 修订日期: 2022-01-21. * 通讯作者, 李明: Tel: (86-21)34202542, E-mail: mingli90@sjtu.edu.cn; 于大全: Tel: (86-592)2188342, E-mail: yudaquan@xmu.edu.cn

表 1 硅、玻璃以及有机中介层的对比(* = 好, O = 满意, X = 差)^[4]Table 1 Comparison among silicon, glass and organic interposers (* = good, O = satisfactory, and X = poor)^[4]

Material	Electrical	Mechanical	Thermal	Physical	Supply Chain	Cost	Commercial Application
Silicon	O	O	*	*	O	X	*
Organic	*	X	X	O	*	O	O
Glass	*	O	O	*	X	*	X

条件下传输信号的串扰和损耗较大, 导致信号的丢失, 降低了系统的可靠性。而且, 硅中介层成本较高, 因此在实际应用中受到限制。为了解决上述这些问题, 玻璃中介层技术应运而生。图 1 为使用玻璃中介层封装的示意图, 与硅中介层相比, 玻璃中介层的绝缘性好, 减小了信号之间的串扰与损耗, 对于高频信号的传输具有很大优势; 大尺寸超薄玻璃基板易于获取; 热膨胀系数与硅相近, 热稳定性好; 机械稳定性强; 表面光滑且平整, 能进行高密度的布线及通孔互连; 无需沉积介质层, 降低了工艺难度; 最重要的是玻璃原料成本低, 制作成本大约只有硅中介层的 1/8, 具有很大市场潜力代替硅中介层, 受到了许多学者的关注^[4-6]。玻璃中介层由于玻璃成分不同会导致不同的物理特性, 常见的商用玻璃主要分为以下类型: 硼硅玻璃(包括非碱土硼硅玻璃/碱土硼硅玻璃/高硼硼硅玻璃)、碱土硅酸盐玻璃、碱铅硅酸盐玻璃、碱土铝硅酸盐玻璃、96%石英玻璃、熔融石英玻璃^[7-9]。

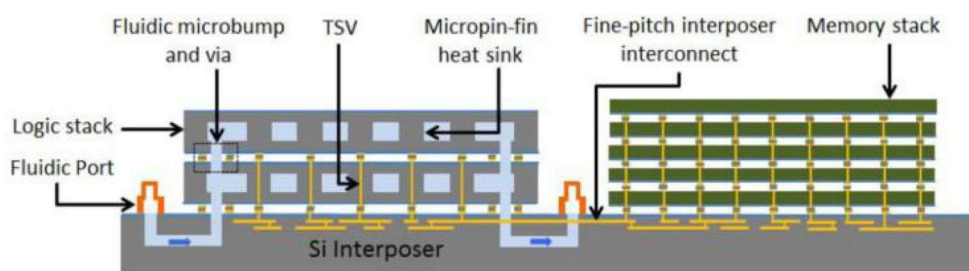
然而与硅(约 $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$)相比, 玻璃的导热系数(约 $1 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$)要低很多, 因此玻璃中介层存在严重的散热问题。针对于玻璃中介层的散热问题, 目前主要有两种解决方法: (1)在逻辑芯片上方使用散热槽, 这在硅中介层里面也有使用,

图 1 基于玻璃中介层的系统级封装示意图^[10]。(网络版彩图)Figure 1 Schematic of system in package based on glass interposer^[10]. Reproduced with permission of Ref. 10, copyright 2012, IEEE. (color on line)

如图 2 所示; (2)使用散热孔为印制电路板(printed circuit board, PCB)和周围环境提供低热阻路径^[11-12]。

TGV 中介层制备的工艺流程如图 3 所示。TGV 中介层面面临的挑战主要集中在 TGV 的成形工艺以及 TGV 的高质量填充两方面。与 TSV 的填充类似, TGV 主要通过电沉积的方法进行填充。而 TGV 的成形工艺则有多种方法。

关于 TGV 的成形方法, 近年来国内外许多学者都致力于小尺寸、细间距、低成本、快速无损

图 2 基于利用微流体冷却的硅中介层平台的高性能计算系统^[13]。(网络版彩图)Figure 2 High-performance computing system based on a silicon interposer platform utilizing microfluidic cooling^[13]. Reproduced with permission of Ref. 13, copyright 2015, ECTC. (color on line)

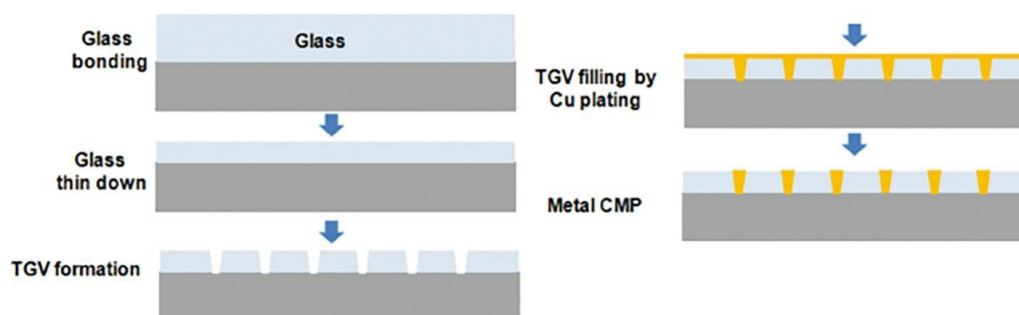


图3 TGV中介层的制备流程^[14]。(网络版彩图)

Figure 3 Fabrication process flow of TGV interposer^[14]. Reproduced with permission of Ref. 14, copyright 2013, IEDM. (color on line)

TGV 成形工艺的研发。目前,TGV 的成形工艺主要包括喷砂工艺、超声波钻孔 (ultra-sonic drilling, USD)、超声波高速钻孔 (ultra-sonic high speed drilling, USHD)、湿法刻蚀、深反应离子刻蚀 (deep reactive ion etching, DRIE)、光敏玻璃、激光刻蚀、激光诱导深度刻蚀 (laser induced deep etching, LIDE) 以及聚焦放电成孔等。德国乐普科 (LPKF) 公司率先使用激光诱导深度刻蚀工艺制备 TGV 通孔^[15,16], 具体流程如图 4 所示。该工艺可以制备孔径最小为 10 μm 的 TGV 通孔, 典型深宽比在 10:1 的范围内, 某些特殊条件下根据玻璃类型可达到 50:1。近两年, 国内厦门云天半导体科技有限公司 (以下简称厦门云天) 成功开发了先进 TGV 激光刻蚀技术, 实现了深宽比为 10:1 的玻璃通孔量产。近期研发结果显示, 该技术可以制备深宽比为 20:1 的通孔和 5:1 的盲孔, 且具备较好的形貌。然而, 由于玻璃自身的化学惰性以及易碎性, 使得研究方法仍存在许多问题, 距离实际应用以及大批量生产还有很长一段时间。

本综述对 TGV 电镀填充过程中的填充方式及其机理进行了简要归纳概述, 回顾了基础镀液

和电镀添加剂在 TGV 电镀过程中的作用, 并对 TGV 中介层技术的实际应用进行了简单总结, 最后对 TGV 中介层的未来研究进行展望。

2 TGV 电沉积工艺研究现状

TGV 制备完成后, 接下来需要在侧壁及表面沉积阻挡层和种子层。阻挡层防止 Cu 向玻璃衬底的扩散, 同时增加两者之间的粘附性。典型的阻挡层材料有 Ta、Ti 及其氮化物。阻挡层沉积完成后需要继续沉积种子层, 以便后续 TGV 的填充。阻挡层、种子层的制备方法包括: 溅射、物理气相沉积 (physical vapor deposition, PVD)、化学气相沉积 (chemical vapor deposition, CVD)、原子层沉积 (atomic layer deposition, ALD)、化学镀等^[11,17-19]。

表 2 比较了各种工艺的优缺点, 在实际中最常使用的为溅射和 PVD 的方法。与硅材料相比, 由于玻璃表面光滑, 与常用金属的粘附性较差, 容易造成玻璃衬底与金属层之间的分层现象, 导致金属层卷曲, 甚至是脱落的现象, 可以通过对玻璃进行一定的处理增加其粗糙度以便提高与金属之间的结合力^[20]。针对后续 TGV 通孔的填充, 普遍采用电沉积铜的方法来实现。目前在转接板的应用中, TSV 以及 TGV 以通孔居多, 在同一深孔形状下, 当 TSV 与 TGV 沉积相同的阻挡层和种子层后, 由于玻璃转接板阻挡层以及种子层之间结合力较弱, 可能导致孔内侧壁镀层不连续的现象, 除此之外在电镀工艺方面差别不大。这是由于硅衬底或者玻璃衬底导致的种子层结合力不同只会影响其导电性, 在种子层的结合力都很好时, 对后续通孔的电镀工艺没有影响。而在除转接板的其他应用中, TSV 以盲孔居多, 这与 TGV 通孔在对流传质方面有很大区别, 其电镀工艺并不相同。

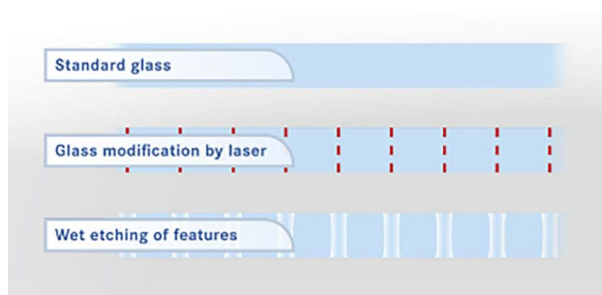


图4 LIDE 工艺制备 TGV 通孔^[15]。(网络版彩图)

Figure 4 LIDE process for TGV formation^[15]. (color on line)

表 2 常见薄膜制备工艺对比

Table 2 Comparison of common film preparation processes

Deposition method	Advantage	Disadvantage
Sputtering	Good uniformity, high deposition rate and low cost	Difficult to fill deep via
PVD	Mature equipment, simple operation, controllable thickness, and tight film bonding	Poor step coverage
CVD	Mature equipment, good uniformity, good step coverage	Low deposition rate, and high process temperature
ALD	Good step coverage, controllable thickness	Immature technology
Electroless plating	Simple operation, good step coverage	Unstable plating solution, and poor bonding force

2.1 TGV 填充机理概述

受刻蚀工艺的影响, TGV 孔的形状不同, 主要有以下四种类型: 盲孔、垂直通孔、X 型通孔以及 V 型通孔, 如图 5 所示。为了实现 TGV 的无孔洞(void)、无缝隙(seam)填充, 不同孔形的填充方式也不同, 主要有“自下而上(bottom-up)填充”、“蝶形填充(butterfly model, BFT)”、“共形填充(conformal)”三种填充方式。

上述三种填充方式的填充机理, 关于 bottom-up 的填充方式是至今研究最多的一种, 许多学者都给出了相关的解释, 如今普遍被采用的主要有扩散-消耗机理、曲率增强吸附机理(curvature enhanced adsorbate coverage, CEAC)、添加剂对流吸附机理(convection-dependent adsorption, CDA)以及 S 形负微分电阻理论。

2.1.1 Bottom-up 填充机理

目前, 对于 TGV 盲孔的主要填充方式是 bottom-up 的填充。抑制剂吸附在 TGV 孔口侧壁及表面产生强烈的抑制作用, 加速剂主要分布在盲孔底部产生加速作用。在多种添加剂的协同作用下,

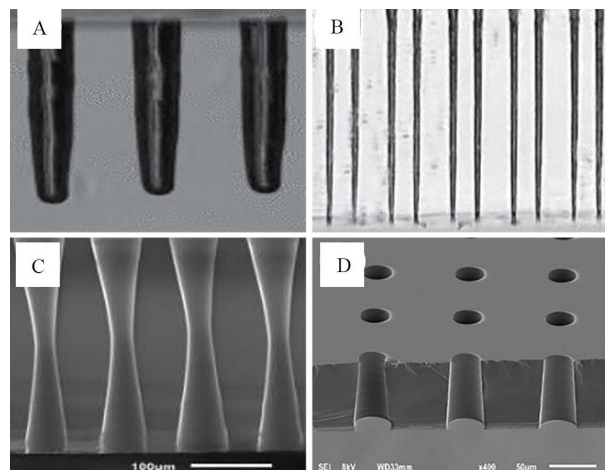


图 5 四种 TGV 孔型示意图: (A) 盲孔^[21]; (B) 垂直通孔^[21]; (C) X 形通孔^[15]; (D) V 形通孔^[15]

Figure 5 Schematic of four TGV types: (A) Blind via^[21]; (B) Cylinder through via^[21]; (C) X-shaped through via^[15]; (D) V-shaped through via^[15]. Figures reproduced with permission of: A, B, Ref. 21, copyright 2012, EPTC.

TGV 底部铜的沉积速率高于孔口的沉积速率, 从

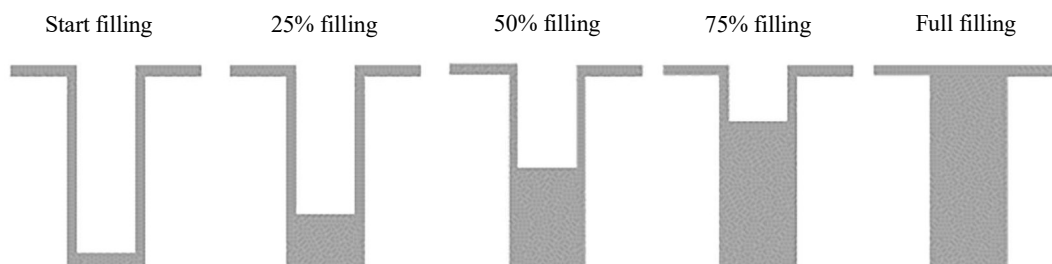


图 6 Bottom-up 填充过程示意图

Figure 6 Schematic of bottom-up filling process

而产生“bottom-up”的填充方式,避免了填充过程中 void 和 seam 的出现。具体的填充过程如图 6 所示。

West 等人^[22]提出强调抑制剂作用的扩散-消耗机理。建立了基于 SPS-PEG 体系的填充模型,该模型认为随着沉积的进行,孔底部的面积发生了变化,这将导致底部的活性点位置减少。假设 SPS 在与 PEG 的竞争吸附中具有优势,那么底部的 PEG 由于几何面积的减少将部分脱附,从而底部的沉积速率大于孔口处,实现了速率翻转,最终形成自下而上的填充方式。该模型侧重底部铜沉积从抑制态向加速态的转变,却并不能解释电镀初期与末期的填充特征。

Moffat 等人^[23]提出了 CEAC 机理,认为加速剂 SPS 在电镀填充过程中起到关键作用。假设 SPS 盲孔内部分布不均匀,盲孔表面曲率的变化导致 SPS 吸附量不同,从而影响铜的沉积速率。在盲孔填充初期,孔底部只吸附了 SPS,随着填充的进行,盲孔内部面积不断减小,导致单位面积上 SPS 的吸附量不断增加,进而加快盲孔内部铜的沉积速率。并且对于填充后期出现的凸起现象,也可以通过整平剂的使用来消除,是业界比较认同的一种自下而上的填充机理。

Dow 等人^[24]提出了 CDA 机理:该机理强调对流是影响添加剂传质的主要因素,强对流通过增加 Cl^- 在电极表面的吸附量来增加抑制剂的吸附,从而对铜的沉积产生强烈抑制作用。其具体过程是:抑制剂中的氧原子和镀液中的 Cu^+ 发生交互作用,形成了一种稳定的络合物,之后再与表面的氯离子形成“抑制剂- Cu^+ - Cl^- ”结构的络合物,吸附在阴极表面,增大了铜离子向阴极表面扩散的空间位阻,抑制了铜离子的沉积;而盲孔底部对流较弱,抑制剂吸附较少,更有利于加速剂发挥作用,加速孔内铜的沉积,形成自下而上的填充。该机理的理论支撑是 PCB 的电镀填孔,但该机理主要强调在孔的填充过程中,镀液中对流对添加剂吸附的影响从而导致铜沉积速度的差异。虽然 TGV 与 PCB 种子层的制备方法不同,但是在 TGV 盲孔的填充过程中对流也是主导添加剂吸附,影响电沉积速度的主要原因,因此该机理可以推广于 TGV 盲孔的填充。

Moffat 等人^[25]提出了 S 形负微分电阻理论成功解释了基于单一的两性支链型嵌段聚合物抑制

剂得到的盲孔的 bottom-up 的填充。研究发现在只含抑制剂的镀液中,获取的循环伏安曲线呈现 S 形状的滞环,即在同一电压下,沉积速率可在一个区间内变化。该理论认为施加相同的电压,孔底部含有的抑制剂较少且沉积速率较大,孔口被抑制剂均匀覆盖对应的沉积速率较小。该研究中采用的抑制剂为两性支链型嵌段聚合物,不同于线性亲水性的 PEG,关于这种新型抑制剂的作用机理还处于起步阶段。

2.1.2 蝶形填充机制

目前,垂直 TGV 通孔的电镀填充方式一般为 BFT 填充,具体的填充过程如图 7 所示。与盲孔填充相比,通孔填充在流体力学与质量传输方面存在明显差异。盲孔填充时,镀液在孔内很难流动,而镀液可以在通孔内部流动从而加强通孔内部的传质。且通孔与盲孔的几何形状不同,没有盲孔所谓的底部,不会产生自下而上的填充方式。由于通孔与盲孔在几何形状、流场、质量传输等方面的差异,导致用于盲孔填充的电镀配方无法直接用于通孔的电镀填充。

TGV 垂直通孔的填充方式主要是 BFT 填充,通过单一抑制剂的使用从而产生 BFT 的填充方式。Dow 等人^[26, 27]第一次报道了使用单一抑制剂(氯化硝基四氮唑蓝(nitroblue tetrazolium chloride, NTBC)、氯化四硝基四氮唑蓝(tetranitroblue tetrazolium chloride, TNBT))对通孔进行填充,并提出了一种关于抑制剂的吸附/消耗/扩散(adsorption/consumption/diffusion, ACD)通孔填充机理:抑制剂的质量传输受对流强度的影响,抑制剂浓度梯度从孔中心到孔口呈现递增趋势,影响通孔内次级电流的分布,最终导致电流密度梯度从中心到孔口呈递减趋势,产生铜在孔中心优先沉积的填充。因其电镀形貌类似于蝴蝶,故称之为蝶形填充。当通孔的蝴蝶形状形成后,通孔转变为两个对称的盲孔,填充方式由蝶形填充转变为 bottom-up 填充。不同于 bottom-up 的多种填充机理,关于 BFT 填充方式的机理主要是与抑制剂相关的 ACD 机理。

近年来,随着 TGV 深宽比不断增加,其电镀的难度也越来越大。Dimitrov 课题组在高深宽比 TGV 电镀方面做了比较多的研究。通过使用单一的抑制剂 TNBT 在 3 h 内实现了直径 50 μm ,深宽比为 6:1 的 TGV 的完整无缺陷填充^[28];进一步增

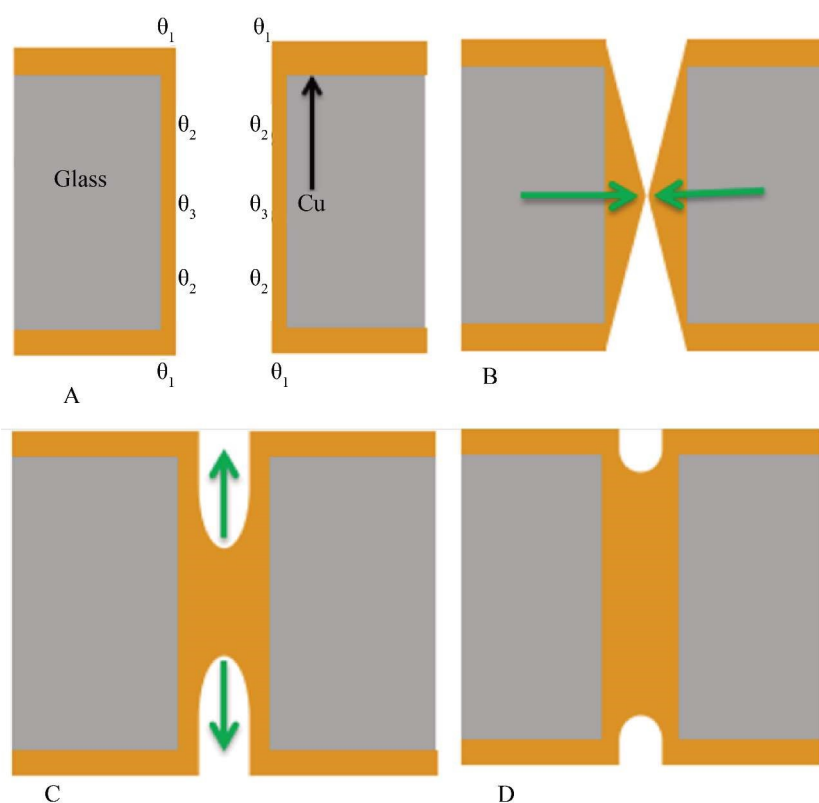


图 7 BFT 填充方式示意图^[9]。(网络版彩图)

Figure 7 Schematic of BFT filling process^[9]. Reproduced with permission of Ref. 9, copyright 2015. (color on line)

加抑制剂 TNBT 以及 Cl^- 的浓度, 减小电流密度, 可以在 12.5 h 内实现直径 $50\ \mu\text{m}$, 深宽比为 10:1 的 TGV 的无缺陷填充^[29]; 为了进一步提高电镀效率, 缩短电镀时间, 该课题组改善了电镀的工艺流程, 如图 8 所示^[30]。首先使用酒精对 TGV 进行预润湿。然后在不含添加剂的甲基磺酸铜镀液中预先沉积一定厚度的铜, 紧接着使用四唑类添加剂噻

唑蓝溴化四唑 (thiazolyl blue tetrazolium bromide, MTT) 作为抑制剂, 在恒定电流和恒定电压的模式下对 TGV 进行电镀填充。通过使用这种改进的工艺, 可以在 1 h 和 4 h 内实现对深宽比为 5:1 和 10:1 的 TGV 的完整填充。且与 TNBT、NTBC 相比, 成本较低 (MTT:NTBC:TNBT=1:8:14)。但是该工艺的流程相对复杂, 工业化生产难度较大。不过甲基

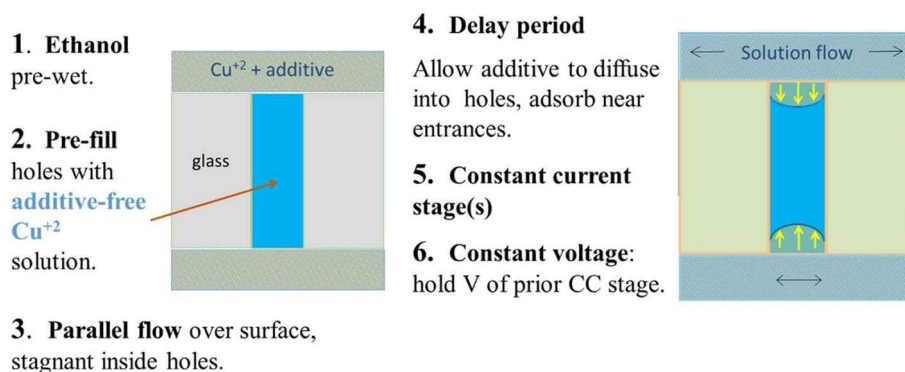


图 8 改善后通孔填充过程包含的所有步骤示意图^[30]。(网络版彩图)

Figure 8 Schematic of all the steps involved in the improved via filling process^[30]. Reproduced with permission of Ref. 30, copyright 2017, J. Electrochem. Soc.. (color on line)

磺酸铜镀液所允许的 Cu^{2+} 浓度 ($1.5 \text{ mol} \cdot \text{L}^{-1}$) 远远大于硫酸铜镀液 ($0.9 \text{ mol} \cdot \text{L}^{-1}$), 可以提高电镀填充的速率, 而且还可以增加镀液中 Cu^{2+} 向通孔内部扩散的驱动力, 对于高深宽比的 TGV 通孔的填充更具意义。然而关于使用甲基磺酸铜镀液进行 TGV 填充的报道相对较少, 其添加剂的选择与填充机理等方面也不尽相同。Chang 等人^[31]继续提高 TGV 电镀填充的深宽比, 在单一的抑制剂 NBT 作用下实现了直径 $10 \mu\text{m}$, 深宽比 12:1 的 TGV 的完整填充。

2.1.3 Conformal 填充机制

Conformal 填充是通过添加剂的作用使得 TGV 孔内铜的沉积速率与孔的侧壁以及表面的沉积速率相当的一种电镀方式。对于垂直的盲孔与通孔, conformal 填充模式下随着填充过程的进行, 其深宽比不断增大, 在填充的最后阶段容易出现 seam 缺陷, 如图 9 所示。conformal 填充是 X 形、V 形的通孔常用的填充方式, 由于其自身特殊孔形的原因, 从根本上避免了 seam 缺陷的形成。以 V 形孔为例, 侧壁金属先以等厚的模式进行生长, 一段时间后, 通孔小孔率先封孔, 形成类似盲孔的结构, 此时加速剂在孔底促进金属的沉积, 抑制剂在孔口和表面降低过电位, 抑制金属的沉积速率, 实现孔内金属自下而上的生长。而 X 形孔与 V 形孔相类似, 首先在通孔中心产生封孔连接, 然后形成两个对称的盲孔结构, 紧接着通过自下而上的生长实现完整填充。相比于垂直通孔的 BFT 电镀模式, conformal 的电镀模式由于加速剂的使用以及 TGV 孔形的原因, 可以实现更大电流密度下通孔的完整快速填充。

Conformal 填充机理可以简单的理解为: 在电镀过程中, 加速剂主要吸附在孔内加速低电流密

度区域的铜沉积, 抑制剂吸附在孔口侧壁及表面从而避免该处电流密度过高导致的过快沉积。整平剂分布在表面, 抑制表面铜的沉积, 防止 TGV 孔表面的凸起从而起到整平作用。在适当的电流密度范围内, 通过添加剂的协同作用, 使得通孔的侧壁以及表面以相同厚度的铜进行生长, 产生 conformal 的电镀填充机制。

现阶段, 国内对于 TGV 中介层填充的研究相对较少。上海交通大学材料学院电子材料与技术研究所与厦门云天合作, 在 TGV 通孔的等厚填充方面进行了一些基础研究^[32], 探究了一种预浸润加速剂进行 TGV 填充的方法, 将 TGV 通孔置于含有 SPS 的溶液中预浸润一段时间, 然后在含有抑制剂与整平剂的镀液中进行电镀填充, 并通过电化学测试的方法对预浸润过程中添加剂相互作用机理进行了探究。在通孔的预浸润过程中, 通孔中心和表面均吸附了 SPS, 且通孔中心达到了饱和状态, 当把 TGV 样品放入镀液中以后, PEG 以及 JGB 会首先作用在通孔表面以及孔口处抑制铜沉积, 而通孔内部几乎不受影响, 影响了 SPS 在通孔内外的分布, 进而实现通孔的完整无缺陷填充。如图 10(A)所示, 在 1 ASD 的电流密度下, 电镀 2.25 h 可以实现孔径 $50 \mu\text{m}$, 深宽比 3:1 的 V 形通孔的完整填充; 进一步将电流密度提升到 1.5 ASD, 发现 conformal 的填充效果被削弱, 在后续填充过程会出现 void 缺陷, 如图 10(B)、(C)所示; 为了进一步提高填充过程中的电流密度, 将 SPS 直接加入镀液中形成加速剂-抑制剂-整平剂三添加剂作用体系, 加速剂将会进一步影响抑制剂和整平剂在高电位区域的吸附作用, 同时促进孔内低电位区域的铜的沉积。在三种添加剂协同作用下, TGV 通孔可以在 1.5 ASD 电流密度下电镀 1.5 h 得到完

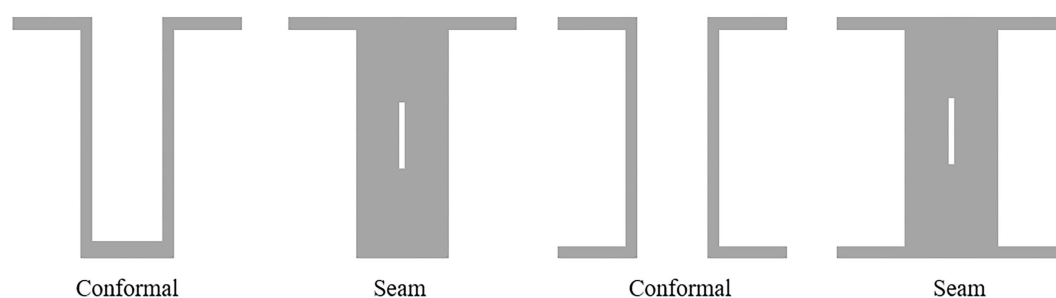


图 9 Conformal 填充过程中的 seam 缺陷

Figure 9 Seam defects in the conformal filling process

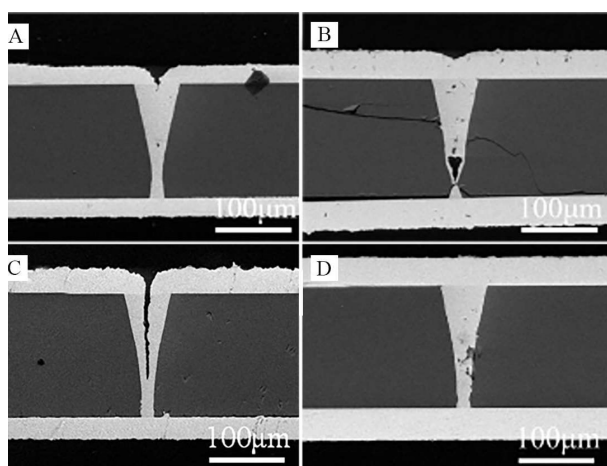


图 10 不同工艺下的 TGV 通孔填充效果图^[32]

Figure 10 Effect of different processes on TGV filling^[32]

整无缺陷填充,填充效果如图 10(D)所示。与不添加或者预浸润加速剂的方法相比,加速剂直接加入到镀液中获得填充速度更快。

2.2 TGV 填充工艺发展概况

在充分了解 TGV 填充机理的基础上,接下来看一下实际电镀 TGV 的情况。在电镀填充过程中,基础镀液、添加剂的种类、浓度以及电镀工艺都会影响 TGV 的填充状况。本节主要对 TGV 填充工艺的发展现状进行简要的概述,下节将对基础镀液以及添加剂的研究进行总结。

根据施加的电信号的不同,TGV 填充可以分为恒流电镀、恒压电镀、分步电镀、循环脉冲电镀等;根据使用添加剂种类的不同,TGV 填充可以分为单添加剂体系(抑制剂)、双添加剂体系(加速

剂-抑制剂)以及三添加剂体系(加速剂-抑制剂-整平剂)。此外,还有超声波搅拌^[33,34]、以双阳极取代单阳极板^[35]等通孔电镀工艺。

TGV 电镀过程中最常用的是恒流电镀模式,有些研究中也采用循环脉冲电镀的方式对 TGV 进行填充^[6,36]。利用脉冲电镀代替直流电镀,可以大大提高电镀填充的速率,减小填充缺陷(孔洞或缝隙)的产生。循环脉冲电镀的脉冲波形如图 11(A)所示。脉冲电镀在正向电流期间其电镀过程与直流电镀相似,而在反向电流期间电镀的铜发生氧化反应并溶解。但是由于孔自身形状的影响,孔口及表面电流密度大,因此孔口以及表面铜溶解较多,而孔内电流密度较小因此铜仅发生轻微溶解。在电流密度为零的时间内,镀液中铜离子扩散到阴极附近弥补由于电镀产生的铜离子浓度差。通过循环脉冲电镀的方式,最终达到表面沉积速度较慢而孔内沉积相对较快的效果,实现 TGV 的完整填充。通过脉冲工艺参数的调整,如占空比、最大电流密度、频率等,可以实现不同深宽比的通孔填充。脉冲电镀时,由于正向电流密度要比直流电镀时电流密度大很多,因此电镀速率高于直流电镀。Hong 等人^[37]改进了循环脉冲电镀的方法,提出了一种 3 步循环脉冲电镀法,通过依次使用低、中、高三种电流密度的脉冲电镀方法对通孔进行填充,可以进一步减小产生缺陷的可能性,具体的脉冲波形如图 11(B)所示。

上海交通大学李明教授团队与厦门大学于大全教授团队合作,通过分步电镀的方法成功缩短了 V 形 TGV 通孔电镀填充的时间。如图 12(A)所

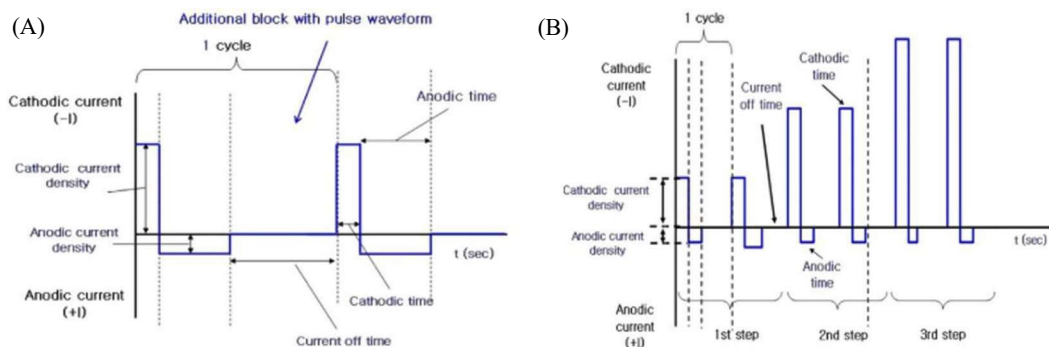


图 11 两种脉冲波形: (A) 循环脉冲^[36]; (B) 3 步-循环脉冲^[37]

Figure 11 Two types of current waveforms in pulse reverse (PR): (A) Periodic pulse reverse (PPR) current^[36]; (B) 3-step PPR current^[37]. Figures reproduced with permissions of: A, Ref. 36, copyright 2010, Korean J. Met. Mater.; B, Ref. 37, copyright 2011, Microelectron. Reliab.

示,在 1 ASD 的电流密度下恒电流电镀 50 min 可以实现 V 形 TGV 通孔的完整填充。为了进一步缩短电镀时间,提高电镀速率,该课题组提出了一种基于 V 形 TGV 通孔的分步电镀方法:先小电流电镀一段时间,然后提高电流密度继续电镀一段时间,最后得到 V 形 TGV 通孔的完整填充。图 12 (B)为 1 ASD 电流密度下电镀 20 min 得到的 TGV 填充示意图。在此基础上提高电流密度,紧接着在 3.5 ASD 的电流密度下继续电镀 15 min 得到了 V 形 TGV 通孔的完整填充,如图 12(C)所示。与恒电流电镀方式相比,分步电镀可以缩短电镀填充时间,其原因在于小电流电镀完成后,TGV 通孔的形状发生改变,深宽比变小从而有利于接下来使用大电流进行电镀填充。

国内目前关于 TGV 电镀填充的速率均较慢,为提高通孔的填充速率需要改进相应的电镀措施。上述通过分布电镀的方法成功缩短了 TGV 电镀填充时间,实现了填充速率的提高,这其实是通过电镀工艺的调整,提高了电镀填充的电流密度,进而加快 TGV 的填充速率。在通孔电镀方面,关于 PCB 的高速电镀填充研究较多,其本质都是通过电镀过程电流密度的增加来提高电镀填充的速

率。例如,通过改进电镀槽结构,引入喷流加强溶液交换等措施,可以提高电镀过程中的电流密度^[38];最主要的是通过对镀液和添加剂的研究,并对电镀条件进行优化开发出符合高电流密度电镀的参数条件及电镀液配方^[39]。TGV 通孔虽然在尺寸形状以及种子层等方面均和 PCB 孔存在差异,但相应措施是可以借鉴的,具体的参数需要进一步实验完善。

上海交通大学李明教授团队还发明了一种填充 V 形通孔的双电源双阳极电镀装置^[39]。关于 TGV 通孔的电镀一般都是采用单阳极板电镀,由于通孔两侧距阳极的距离不同,因此较难实现对通孔的高效率填充。尤其对于 V 形通孔,由于通孔两侧孔径不同,距离阳极的距离也不同,因此更难实现对通孔的高效率填充。采用双电源双阳极进行电镀,使通孔两端同时开始进行填充,通过调节两个电源电流的大小来改变 TGV 通孔两侧实际电流密度,进而调节电镀的速度,从而实现 V 形通孔的高效率无缺陷填充。图 13 为双阳极电镀与单阳极电镀两种电镀方式的对比图。

在此基础上,厦门云天结合实际生产应用过程因素,对盲孔填充和通孔填充做出进一步的研

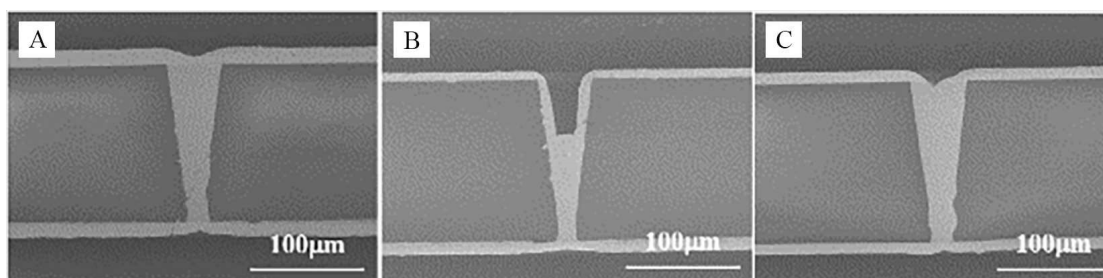


图 12 不同工艺下的 TGV 电镀填充效果图

Figure 12 Effect of different processes on TGV electroplating filling

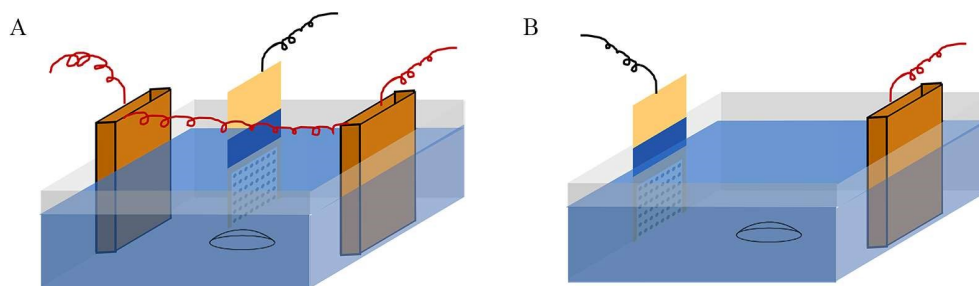


图 13 不同电镀方式: (A) 双阳极电镀方式; (B) 单阳极电镀方式。(网络版彩图)

Figure 13 Different electroplating methods: (A) Double anode plating method; (B) Single anode plating method. (color on line)



图 14 不同盲孔孔型: (A)大开口盲孔; (B)小开口高深宽比盲孔。(网络版彩图)

Figure 14 Different types of blind via: (A) Blind via with large opening; (B) Blind via with small opening and high aspect ratio. (color on line)

究应用,为 TGV 中介层的转量产奠定了基础。在盲孔电镀填充研究上,通过试验验证,发现填孔机理在实际的应用过程中,并不是单一存在的,并且存在多种因素相互制约的情况。比如在对盲孔填孔进行试验时发现,盲孔的孔型、孔深及开口大小等因素,均对填孔机理产生影响;在较大孔深宽比的情况下,简单的采用强对流的方式可以得到较好的盲孔填充效果,而在开口较大的盲孔填充时,则采用较低的对流强度可以得到较好的盲孔填充效果,如图 14 所示为两种不同孔型的盲孔。

镀铜填充之前,微孔的品质也是制约填孔机理实现的影响因素。通过对比试验,盲孔的种子层厚度在一定程度上影响着盲孔填孔启镀阶段速率,当种子铜层厚度在 $500 \text{ \AA} \sim 20000 \text{ \AA}$ 时,大部分可以达到较理想的起镀效果。盲孔制作完种子层后,在进镀铜槽液进行填充电镀前,由于盲孔孔

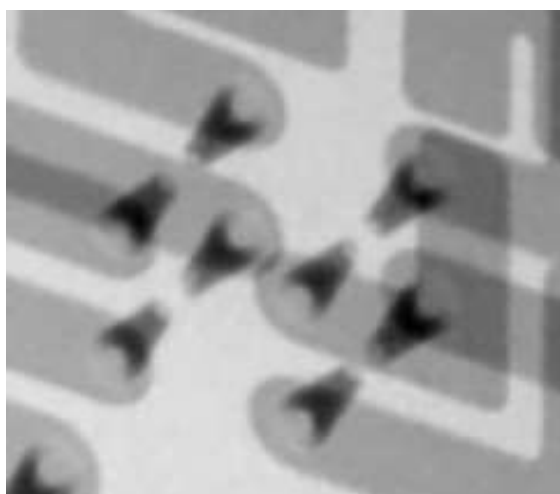


图 15 通孔电镀填充异常图:VOID 异常

Figure 15 Abnormal filling of through via electroplating: VOID

型、大小开口、深度等原因,采用真空润湿的方式对盲孔孔内进行充分处理,这种处理方式特别在针对通孔电镀填充时是很有帮助的,可以很好的避免填孔空洞和断层异常出现,如图 15 所示是厦门云天采用 X 光检测的异常图片。

厦门云天通过试验研究,开发了完整无缺陷填充的 TGV 通孔技术。通孔电镀填充过程分为三步,分别为桥接、盲孔填孔、填实整平。在第一步桥接过程中,通过试验发现,配合设备药水,在大电流密度的情况下,可以有效的达到通孔中间桥接效果,这种条件下既可以提高生产效率也可有效得降低成本。有效电流密度在 $1.5 \text{ ASD} \sim 5 \text{ ASD}$, 喷流保证通孔内部 Cu^{2+} 供应充足,可达到立项桥接效果,如图 16 所示为实际制作效果图。在第二步盲孔填孔过程中,主要注意匹配电流密度和喷流情况,如果设备条件不允许,可以采用分步电流

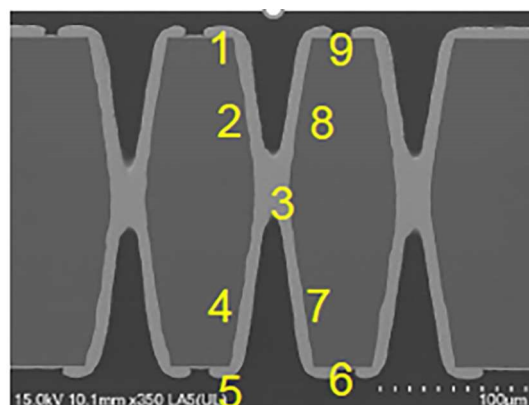


图 16 TGV 通孔填实桥接效果图。(网络版彩图)

Figure 16 Bridge effect of TGV filling. (color on line)

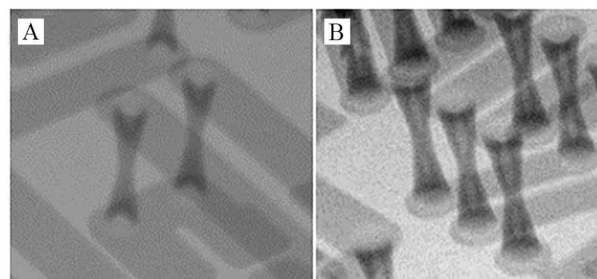


图 17 TGV 通孔填实第二步盲孔填孔效果图: (A) 正常填孔效果; (B) 孔洞异常效果

Figure 17 Blind via filling effect in the second step of through via filling: (A) Normal filling effect; (B) Abnormal via filling effect

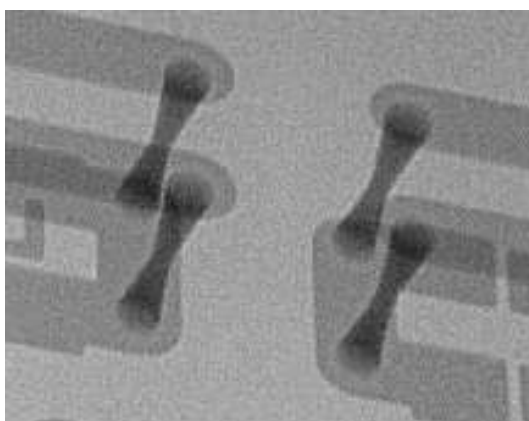


图 18 TGV 通孔填充效果图

Figure 18 Schematic of TGV filling

方式进行电镀填充。如下图 17(A)为正常第二步填孔情况,17(B)为不适宜的电流参数产生孔洞异常现象图。在第三步填充整平过程中,大电流密度低流速的情况下可以有效的提升填平效果和提高生产效率缩短生产时间。如图 18 所示,为最终 TGV 通孔填充效果图。

对于电镀阳极样式,目前业界分为可溶性阳极和不溶性阳极,两者各有优缺点。可溶性阳极有比较明显的成本优势,而且对于镀液中的 Cu^{2+} 也可从铜阳极内溶出,对连续电镀作业时铜离子浓度的稳定较好,不过在间断电镀过程中,又容易造成铜离子浓度不断上升。可溶性阳极在持续使用过程中,阳极面积会出现变化,对电镀均匀性造成不利影响,而且要定期对阳极黑膜进行清洗维护,在黑膜生成前后,铜溶出速度是受到影响的。

相对而言,不溶性阳极具备稳定性好、镀层均匀性良好、维护方面简单等优势,在产品要求较高时具备优势。不溶性阳极由于不参与反应,镀液中的铜离子需要特别注意添加维持稳定,而且不溶性阳极相对成本较高,阳极表面一般有涂覆类似氧化铱进行保护,随着阳极的使用,涂层会出现



图 19 网状不溶性阳极

Figure 19 Insoluble anode with mesh-like structure

破损,造成添加剂异常消耗和副产物增多,所以在一定周期内,也要进行更换。不溶性阳极常采用板状和网状形式,图 19 为网状不溶性阳极(厦门云天)。

影响电镀均匀性除了阳极外,药水循环方式也是一个关键因素。目前药水循环方式一般分为三种:打气鼓泡方式,底部喷流循环方式,侧面对喷循环方式。三种方式中,侧面对喷循环方式在均匀性表现较为良好,而且对喷方式对微小孔电镀填充更为有利,强对喷可以加强微孔中的药水交换,提高孔内铜沉积效果。为达到最佳的电镀效果,侧喷循环在管道间距以及于阴极间距和喷流大小方面需要根据不同设备进行相应调试。

2.3 TGV 互连材料-纳米孪晶铜

纳米孪晶铜具有高强度、优异的导电性以及抗电迁移能力强等性能,在集成电路制造领域引起了人们的广泛关注,因此研究人员期望将纳米孪晶铜引入到铜互连中来获得更优异的互连结构。而目前对于纳米孪晶铜在通孔互连中应用的研究却相对较少,是 TGV 电镀填充未来可以继续深入探究的一个方向。下面对在孔中电镀得到纳米孪晶铜的一些研究现状进行简要概述。

Xu 等人^[40]通过脉冲电镀的方法在盲孔中制备得到了纳米孪晶铜,并且 TEM 表征显示纳米孪晶铜的密度与其在盲孔中所处位置有关,但纳米孪晶的结构仅仅分布在盲孔的底部,占整个盲孔的一小部分。Jin 等人^[41]通过使用脉冲电镀的方法在盲孔内成功制备了纳米孪晶铜。Sun 等人^[42]使用明胶添加剂在恒流条件下实现了深宽比为 4 的通孔内柱状纳米孪晶铜的填充。这是首次将明胶添加剂作为吸附在阴极表面形成纳米孪晶的关键因素进行报道。

3 TGV 镀液体系研究现状

TGV 电镀液体系与 TSV 相似,主要由基础镀液及添加剂构成,其中添加剂主要包括氯离子、加速剂、抑制剂、整平剂四种。下面分别对基础镀液以及添加剂的研究现状进行简要概述。

3.1 基础镀液组成及其作用

基础镀液包括基础盐和酸两部分。基础盐提供电镀填充的金属源,酸的加入增加镀液导电能力,防止铜离子水解。应用最广泛的是硫酸铜体系,与之相比甲基磺酸铜体系具有更高的铜离子浓度,随着通孔深宽比越来越高,该体系具有更广阔的应

用前景。且高浓度铜离子体系拥有更高的扩散速率,可适用于大电流密度电镀。然而,硫酸和甲基磺酸是强酸,长期使用容易腐蚀设备,因有必要开发一种弱酸性的电镀液体系。Dimitrov 等人^[28,29]使用醋酸代替硫酸铜镀液体系中的硫酸,实现了高深宽比 TGV 通孔的完整填充,并认为在醋酸体系中醋酸分子或者醋酸根离子会吸附在阴极表面从而增加电镀过程中的电荷转移电阻。

3.2 电镀添加剂的研究现状

3.2.1 氯离子

Cl^- 可以提高阳极活性,防止阳极钝化。有研究发现 Cl^- 充当 $\text{Cu}^{2+}/\text{Cu}^+$ 反应离子桥的作用,加速铜的还原速率^[43,44]。最重要的是 Cl^- 可以和加速剂、抑制剂作用,提高通孔填充质量。

3.2.2 加速剂

常见的加速剂有聚二硫丙烷磺酸钠 (bis-(3-sulfopropyl) disulfide, SPS)、3-巯基丙烷磺酸钠 (sodium 3-mercapto-1-propanesulfonate, MPS)。目前,关于加速剂的作用机理众说纷纭。Stoychev 等人^[45]认为 SPS 中的 S 原子吸附在阴极表面,末端的 HSO_3^- 伸向表面,从而在致密的双电子层结构中多出了一个电势跃迁通道,加速电子转移。有报道表明 SPS 的水解还原产物 MPS 才是真正的加速剂^[46-48]。在不含 Cl^- 的单一体系中, MPS 加入到基础镀液中会使平衡电位较基础镀液负移,对铜离子的沉积产生抑制作用,其机理是 MPS 或者 MPS 还原 Cu^{2+} 形成的吸附态的中间产物 $\text{Cu(I)}(\text{thiolate})_{\text{ad}}$ 置换了吸附在电极表面起阻化作用的 $\text{PEG-Cu}^+-\text{Cl}^-$ 大分子,形成 $\text{CuCu(I)}(\text{thiolate})_{\text{ad}}$ 。而

在 MPS-Cl^- 复合体系中, MPS 能够形成 $\text{MPS-Cu}^+-\text{Cl}^-$ 络合物,使得平衡电位正移,起到加速铜离子沉积的作用^[49-52]。

Dow 等人^[53]提出了内球电子转移机制解释 SPS 的作用机理,具体机理如图 20 所示。SPS 分解成两个 MPS 并通过硫醇基吸附在铜表面,然后 MPS 末端的磺酸根离子捕获镀液中的水合铜离子,与阴极表面吸附的 Cl^- 发生作用,铜还原所需的电子通过镀液中的 Cl^- 传递,最终加速铜的沉积。

3.2.3 抑制剂

抑制剂一般为长链高聚物,典型的有聚乙二醇(polyethylene glycol, PEG)。关于抑制剂的作用机理,Yokoi 等人^[54]认为只有 PEG 和 Cl^- 同时存在才会抑制铜的沉积,只含 PEG 对铜的沉积没有影响。Feng 等人^[55]通过表面增强拉曼光谱技术(surface-enhanced Raman spectroscopy, SERS)进一步证实了 PEG、 Cu^+ 与 Cl^- 三者之间通过形成络合物来抑制铜的沉积。具体的吸附行为如图 21 所示,PEG 的氧原子与 Cu^+ 形成配位键,然后 Cu^+ 与 Cl^- 形成离子键并吸附在铜的表面产生强烈的抑制作用。

除常规抑制剂外,由环氧乙烷(ethylene oxide, EO)和环氧丙烷(propylene oxide, PO)形成的嵌段聚合物作为抑制剂也受到广泛关注^[57]。West 等人^[58, 59]研究了 PEG、PPG 以及 EO-PO-EO(EPE)三嵌段聚合物在电极表面的吸脱附特性,研究表明所有抑制剂在电极表面的吸附速度大致是一样的,而脱附所需时间与抑制剂分子量和组成有关,分子量越大,脱附所需时间越长。而对于 EPE 三嵌

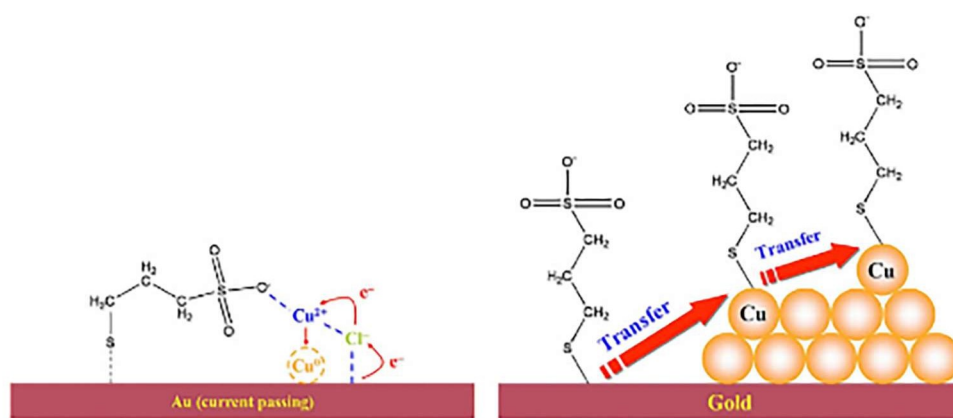


图 20 铜电沉积过程内球电子转移机制^[53]。(网络版彩图)

Figure 20 Inner-sphere electron transfer mechanism during copper electrodeposition^[53]. Reproduced with permission of Ref. 53, copyright 2009, J. Electrochem. Soc. (color on line)

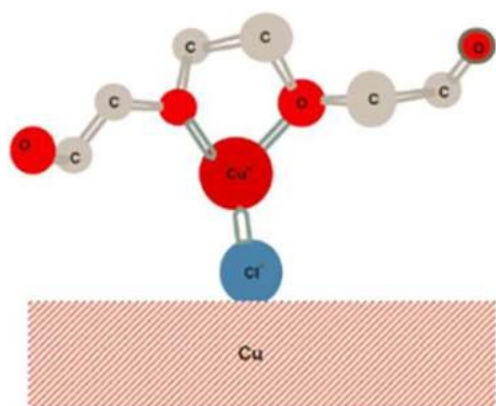


图 21 PEG- Cu^+ - Cl^- 在铜表面的吸附行为^[56]。(网络版彩图)
Figure 21 Adsorption behavior of PEG- Cu^+ - Cl^- on copper surface^[56]. Reproduced with permission of Ref. 56, copyright 2006, J. Electrochem. Soc. (color on line)

段聚合物而言,PO 的含量越高,抑制作用越强。Moffat 等人^[57,60]使用 EO 和 PO 的嵌段聚合物作为抑制剂实现了 TSV 孔的完全超填充。肖宁^[61]使用 EO 和 PO 组成的三嵌段聚合物 EPE2900 作为抑制剂,实现了盲孔的完整填充,并基于分子动力学模拟、高斯计算建立了 EPE2900 在阴极表面的吸附模型,揭示了其分子结构与电负性是发挥抑制作用的主要原因。

3.2.4 整平剂

整平剂大多是带有季胺官能团的化合物或含氮的大分子杂环化合物,常见的有健那绿(Janus green B, JGB)及其衍生物二噻黑(diazine black, DB),具体分子结构如图 22 所示。关于整平剂的

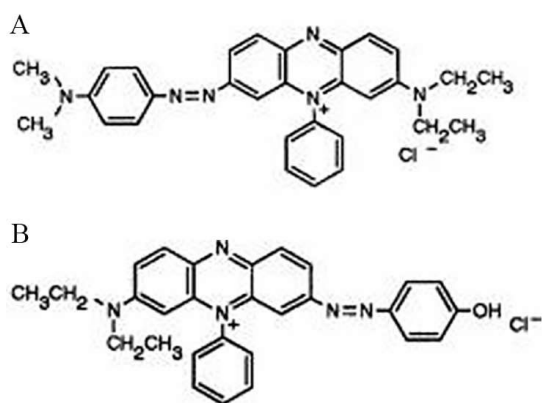


图 22 常见整平剂分子结构:(A) JGB;(B) DB
Figure 22 Molecular structures of common leveler: (A) JGB; (B) DB

作用机理,一般认为是带有正电荷的整平剂吸附在阴极表面,尤其是尖端凸起等高电流密度区域,对低电流密度区域影响不大,最终起到整平作用。有研究指出 JGB 通过加氢还原反应导致 $-\text{N}=\text{N}-$ 双键断裂并吸附在阴极表面,与铜离子还原反应形成竞争关系,使得铜离子的还原数量变少,起到抑制铜沉积的作用^[62]。

近年来,对于新型整平剂的研究也越来越多,大多数的研究主要集中在新型整平剂的合成,紧接着对其通孔填充效果进行探究,但是对于其机理却鲜有报道。目前一些合成的整平剂有高效吡咯与 1,4-丁二醇二缩水甘油基的共聚物(copolymer of pyrrole and 1,4-butanediol diglycidyl, PBDGE)^[63]、2,2-二硫代二吡啶(2,2-dithiodipyridine, DTDP)^[64]、二酮并吡咯(diketopyrrolopyrrole, DPP)^[65]以及 Basic Red 12^[66]等,具体分子结构如图 23 所示。

保持镀液中各种添加剂成分平衡稳定是 TGV 填孔品质的保障,所以维持镀液的稳定是实际生产过程中遇到的一项重要问题。电镀填充过程中,各种有机添加剂不仅起到有利于镀层填充的正向效果,也会不断分解出副产物,影响电镀填充的负面效果,所以根据不同的有机添加剂体系,每种镀液体系都有着各自最佳的使用寿命,通常采用安

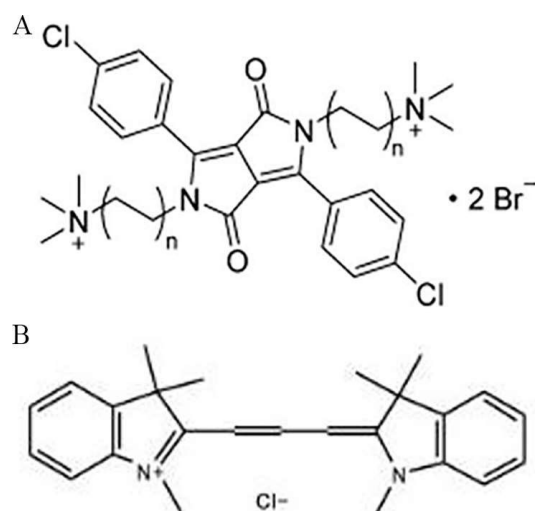


图 23 新型整平剂分子结构:(A) DPP^[65];(B) Basic Red 12^[66]
Figure 23 Molecular structures of novel leveler: (A) DPP^[65]; (B) Basic Red 12^[66]. Figures reproduced with permissions of: A, Ref. 65, copyright 2017, ACS Appl. Mater. Inter.; B, Ref. 66, copyright 2019, Electrochem. Commun.

培小时来定义镀液的使用寿命。当然,在实际生产过程中也可以采用不同方式对镀液进行净化处理,用于延长镀液的使用寿命。对于有机杂质主要净化方法有活性炭吸附法、萃取法、聚合树脂吸附法等^[67]。其中,活性炭吸附法对酸性镀铜液的有机物吸附很有效,是电解液除去有机杂质最常用的一种方法^[68]。萃取法通过使用萃取剂对镀液进行净化,其除杂效率较高,且操作简单,在净化有机杂质方面有良好的前景^[69]。聚合树脂吸附法通过采用大孔吸附树脂可以除去镀液中大多数有机分解产物,其吸附性主要来源于范德华力或生成的氢键,且可人工调节^[67]。安美特公司研制了一种以树脂吸附法为主要净化方法的电解液处理系统 -Nikotect 系统,该净化系统不仅可以实现电解液的在线净化,无需停产,还可以长时间使电解液中各种杂质的含量始终不超过警戒限度,保证了电沉积过程中各项质量指标的长期稳定。在实际生产中通常采用活性炭过滤等方式对镀液进行净化。通过不同镀液使用时限中的电镀填充效果,可以直观的看到镀液对微孔填充的影响效果,如图 24 所示(厦门云天)。

4 TGV 实际应用情况

目前,TGV 技术在实际工业化生产中,国内与国外在相关技术以及产品设备方面仍然存在很大差距。从电镀液来看,高质量的商业镀液(基础镀液+添加剂)主要掌握在美日德等国手中,如陶氏化学、乐思化学、安美特、巴斯夫等公司,利润高达 90%。其中采用的添加剂主要为 SPS、PEG、JGB 的衍生物,具体有机物成分则属商业机密,无法为国产沿用。近年来国内的上海新阳、上海飞凯材料、

深证创智科技公司等也开发了用于先进封装的互连电镀液,但还是和国外存在非常大的差距,大多数仍旧采用国外的电镀液。未来需要加大对电镀液的研究,以期追赶上国外的水平。

除电镀液以外,电镀设备也是实际中影响 TGV 电镀质量的重要因素。在先进封装的电镀设备领域,基本处于国外的垄断状态,其主要的设备供应商有美国的 Applied Materials、LAM、NEXX Systems 以及日本的 Ebara Corporation 等。国内的企业中,盛美半导体设备股份有限公司凭借先进的技术以及丰富的产品线,已经成为了国内少数可以和国外电镀设备厂商竞争的公司。此外,上海新阳、深圳创智科技也进行了相关电镀设备的生产。

由于 TGV 中介层具有优异的电学特性等优势,因此在光通信、射频、微波、微机电系统和 3D 集成领域具有广泛的应用前景。下面主要对 TGV 中介层在三维集成无源器件(integrated passive device, IPD)、嵌入式玻璃扇出技术(embedded glass fan-out technology, eGFO)、集成天线封装、微机电系统(micro-electro-mechanical system, MEMS)封装、多芯片模块封装以及光集成技术领域的应用进行简单的总结归纳。

Georgia Institute of Technology 的 3D 封装研究中心是最早从事 TGV 研究的机构之一。早在 2010 年,业内还集中研究硅中介层的时候,该机构就指出玻璃作为中介层材料具有广阔的前景^[70]。并设计制作了基于 TGV 的滤波器,采用 TGV 技术形成了高 Q 值的三维螺旋电感结构。2017 年,日月光的科研人员在长方形的玻璃基板上完成了 IPD 的制备。同年,利用 TGV 技术制备 3D 电感,并与射频 ASIC 模块集成形成晶圆级芯片尺寸封

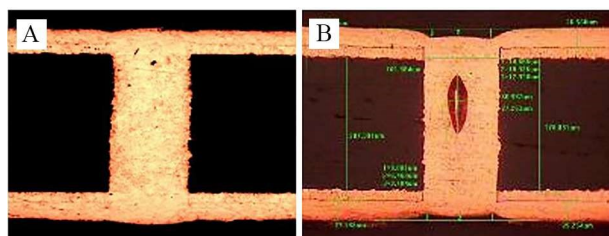


图 24 不同镀液寿命电镀填充表现:(A)镀液寿命前期电镀填充效果图;(B)镀液寿命末期电镀填充效果图。(网络版彩图)

Figure 24 Electroplating filling performance of different electroplating solution life: (A) Early stage of solution life; (B) Late stage of solution life. (color on line)

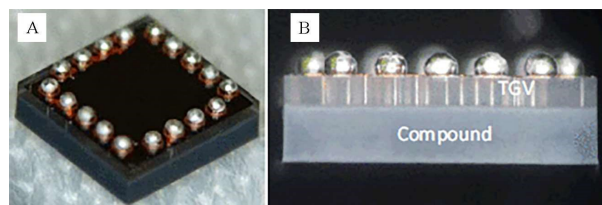


图 25 晶圆级芯片尺寸封装:(A)俯视图;(B)侧视图^[72]。(网络版彩图)

Figure 25 WLCSP package: (A) Top view; (B) Side view^[72]. Reproduced with permission of Ref. 72, copyright 2017, ECTC. (color on line)

装(wafer level chip scale package, WLCSP),具体结构如图 25 所示。厦门云天率先开发了基于玻璃基板的集成无源器件的集成技术,开展了高 Q 值电感、微带滤波器、天线、变压器等一系列射频器件开发^[71]。

运用 TGV 技术还可以提供一种 eGFO 的芯片封装方案。Georgia Institute of Technology 的 3D 封装研究中心率先完成了用于高 I/O 密度和高速多芯片集成的玻璃面板扇出(glass fan-out technology, GFO)封装。最近,该中心首次在玻璃基板上实现了 n257 频段的芯片嵌入毫米波天线集成模块封装^[73]。国内,厦门云天自主研发了 eGFO 技术,并利用该技术完成了 77 GHz 汽车雷达芯片的封装,并提出了一种具有优良电性能的天线封装 (antenna

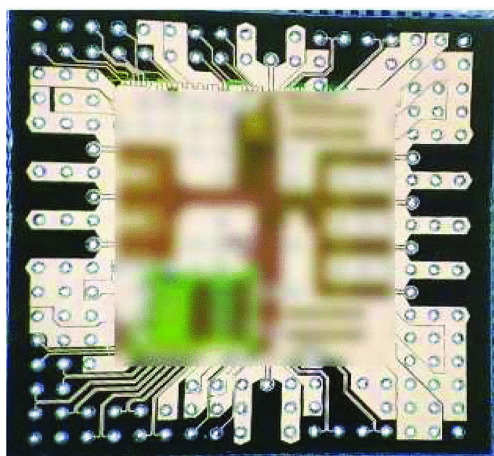


图 26 基于 eGFO 封装的 77 GHz 芯片^[74]。(网络版彩图)

Figure 26 77 GHz chip based on eGFO package^[74]. Reproduced with permission of Ref. 74, copyright 2020, ECTC. (color on line)

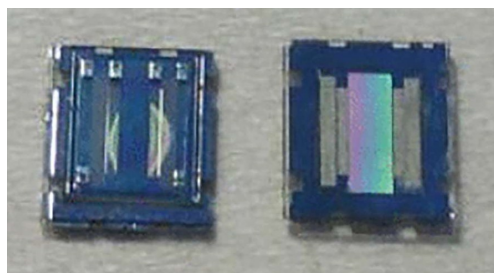


图 27 基于 TGV 中介层的 MEMS 加速计^[76]。(网络版彩图)

Figure 27 MEMS accelerometer based on TGV interposer^[76]. Reproduced with permission of Ref. 76, copyright 2016, ICEPT. (color on line)

in package, AiP)方案^[74],具体实物图如图 26 所示。

TGV 中介层也被广泛应用于 MEMS 封装中。Lee 等人^[75]利用 TGV 技术完成射频 MEMS 器件的晶圆级封装,并通过电沉积的方法实现通孔的完整填充。Ma 等人^[76]基于 TGV 中介层提出了一种惯性 MEMS 器件的晶圆级封装方案,并实现了 MEMS 加速计的封装制作,实物如图 27 所示。

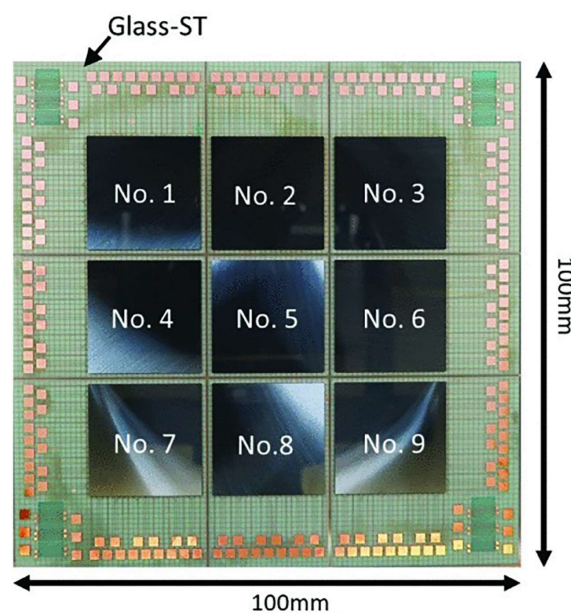


图 28 基于玻璃基板的多芯片模块封装^[78]。(网络版彩图)

Figure 28 Multi-chip module packaging based on glass substrate^[78]. Reproduced with permission of Ref. 78, copyright 2019, ECTC. (color on line)

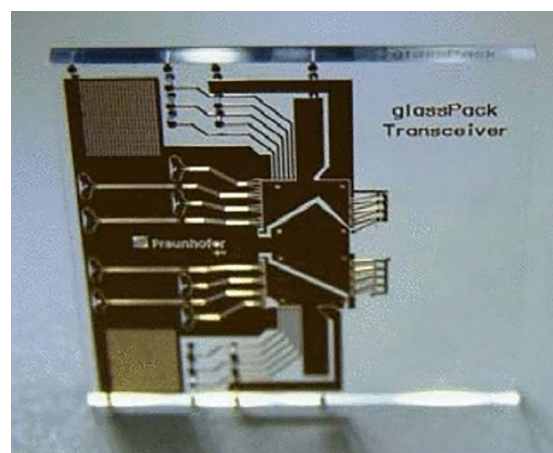


图 29 单片 TGV 中介层^[8]。(网络版彩图)

Figure 29 Single glass interposer with TGVs^[8]. Reproduced with permission of Ref. 8, copyright 2010, ECTC. (color on line)

Iwai 等人^[77, 78]使用导电胶对 TGV 进行填充, 然后进行多层玻璃基板的堆叠, 并以此为基础实现了多芯片结构的封装, 具体的结构如图 28 所示。除了在电子封装领域, TGV 中介层在光电集成领域也有广泛的应用。2010 年, IZM 联合肖特公司发布了面板 TGV 中介层, 并在上面集成了一个 4 通道的双向光电收发模块^[8], 如图 29 所示。

5 总结与展望

随着摩尔定律逐渐走到尽头, 2.5D/3D 的先进封装作为解决摩尔定律的一种方案受到了广泛关注, 而中介层技术在其中发挥着重要作用。TGV 中介层因其优异的性能, 是非常有潜力的一种中介层技术, 未来有很大可能取代现在实际生产中常用的硅中介层技术。本文对 TGV 中介层技术的研究现状进行了简要概述, 总结了 TGV 的一些制备工艺, 回顾了 TGV 的几种填充机理和填充工艺研究进展, 对 TGV 电镀液尤其是电镀添加剂的研究现状进行概述。最后对 TGV 中介层实际的应用情况进行了简要的概述。

目前, TGV 技术发展的主要困难包括: (1) 高质量、高效率的 TGV 制备方法; (2) TGV 的高质量填充技术。与 TSV 不同, TGV 盲孔的形貌很多不是垂直的, 并且侧壁粗糙情况与加工工艺密切相关, 其填充技术并不能直接套用 TSV 的填充技术。现在, TGV 填充主要有两个研究方向: 一个是孔径较大的 TGV 通孔如何进行快速填充, 减少电镀时间和成本; 另一个是高深宽比的 TGV 盲孔的无缺陷填充。针对上述困难, 未来可以继续开发完善一些电镀工艺, 以期提高 TGV 电镀填充效率。并且对于添加剂的研究也是一个重点, 需要开发一些新型添加剂来实现对高深宽比的 TGV 通孔的填充。然而, 至今为止关于新型添加剂的作用机理的研究很少出现, 因此对于添加剂在沉积过程中的作用机理也是未来的一个重要研究方向。

参考文献(References):

- [1] Sukumaran V, Kumar G, Ramachandran K, Suzuki Y, Demir K, Sato Y, Seki T, Sundaram V, Tummala R R. Design, fabrication, and characterization of ultrathin 3-D glass interposers with through-package-vias at same pitch as TSVs in silicon[J]. *IEEE Trans. Compon. Pack. Manuf. Technol.*, 2014, 4(5): 786-795.
- [2] Hsieh M C, Kang K T, Choi H C, Kim Y C. International Microsystems Packaging Assembly and Circuits Technology Conference, Taipei, October 26-28, 2016[C]. Piscataway: IEEE, 2016.
- [3] Hsieh M, Lin S, Hsu I, Chen C Y, Cho N J. 2017 21st European Microelectronics and Packaging Conference (EMPC) & Exhibition, Warsaw, September 10-13, 2017[C]. Piscataway: IEEE, 2018.
- [4] Usman A, Shah E, Satishprasad N B, Chen J L, Bohlemann S A, Shami S H, Eftekhari A A, Adibi A. Interposer technologies for high-performance applications[J]. *IEEE Trans. Compon. Pack. Manuf. Technol.*, 2017, 7 (6): 819-828.
- [5] Kuramochi S, Kudo H, Akazawa M, Mawatari H, Tanaka M, Fukuoka Y. 2016 6th Electronic System-Integration Technology Conference (ESTC), Grenoble, September 13-15, 2016[C]. Piscataway: IEEE, 2016.
- [6] Kuramochi S, Koiwa S, Nagano H, Iida J, Akazawa M, Mawatari H, Suzuki K, Fukuoka Y. 2016 Pan Pacific Microelectronics Symposium (Pan Pacific), Big Island, HI, January 25-28, 2016[C]. Piscataway: IEEE, 2016.
- [7] Ohtsuki C, Kokubo T, Yamamuro T. Mechanism of apatite formation on CaO-SiO₂-P₂O₅ glasses in a simulated body fluid[J]. *J. Non-Cryst. Solids*, 1992, 143(1): 84-92.
- [8] Töpper M, Ndip I, Erxleben R, Brusberg L, Nissen N, Schröder H, Yamamoto H, Todt G, Reichl H. 2010 Proceedings 60th Electronic Components and Technology Conference, Las Vegas, NV, June 1-4, 2010[C]. Piscataway: IEEE, 2010.
- [9] Ogutu P G. Hybrid metallization of glass and superconformal filling of through glass vias for interposer application [D]. Binghamton: State University of New York at Binghamton, 2015.
- [10] Sukumaran V, Bandyopadhyay T, Sundaram V, Tummala R. Low-cost thin glass interposers as a superior alternative to silicon and organic interposers for packaging of 3-D ICs[J]. *IEEE Trans. Compon. Pack. Manuf. Technol.*, 2012, 2(9): 1426-1433.
- [11] Garrou P, Koyanagi M, Ramm P. Handbook of 3D integration: volume 3-3D process technology[M]. Germany: Wiley-VCH Verlag GmbH & Co. KGaA, 2014.
- [12] Wang Q W(王强文), Guo Y H(郭育华), Liu J J(刘建军), Wang Y L(王运龙). High heat dissipation performance of the TGV interposer[J]. *Micronanoelectron. Technol.* (微纳电子技术), 2021, 58(2): 177-183.
- [13] Zheng L, Zhang Y, Zhang X, Bakir M S. 2015 IEEE 65th Electronic Components and Technology Conference, San Diego, CA, May 26-29, 2015[C]. Piscataway: IEEE, 2015.
- [14] Lai W C, Chuang H H, Tsai C H, Yeh E H, Lin C H, Peng T H, Yen L J, Liao W S, Hung J N, Sheu C C, Yu C

- H, Wang C T, Yee K C, Yu D. 2013 IEEE International Electron Devices Meeting, Washington, DC, December 9-11, 2013[C]. Piscataway: IEEE, 2014.
- [15] LPKF. Through glass via (TGV) wafer[EB/OL]. (2018-02-05). <https://www.vittron.com/en/applications/through-glass-vias-tgv/>
- [16] Ostholt R, Ambrosius N, Kruger R A. Proceedings of the 5th Electronics System-integration Technology Conference (ESTC), Helsinki, September 16-18, 2014[C]. Piscataway: IEEE, 2014.
- [17] Shacham-Diamand Y, Osaka T, Datta M, Ohba T. Advanced nanoscale ULSI interconnects: Fundamentals and applications[M]. New York: Springer, 2009.
- [18] Su W, Yao L B, Yang F, Li P Y, Chen J, Liang L F. Electroless plating of copper on surface-modified glass substrate[J]. *Appl. Surf. Sci.*, 2011, 257(18): 8067-8071.
- [19] Huang T, Sundaram V, Raj P M, Sharma H, Tummala R. 2014 IEEE 64th Electronic Components and Technology Conference (ECTC), Orlando, FL, May 27-30, 2014[C]. Piscataway: IEEE, 2014.
- [20] Xie D(谢迪), Li H(李浩), Wang C X(王从香), Cui K(崔凯), Hu Y F(胡永芳). Study on technology of through glass via for 3D integration package[J]. *Electronics & Packaging(电子与封装)*, 2021, 21(7): 20-25.
- [21] Wang B K, Chen Y A, Shorey A, Piech G. 2012 7th International Microsystems, Packaging, Assembly and Circuits Technology Conference, Taipei, October 24-26, 2012[C]. Piscataway: IEEE, 2013.
- [22] West A C, Mayer S, Reid J. A superfilling model that predicts bump formation[J]. *Electrochem. Solid State Lett.*, 2001, 4(7): C50-C53.
- [23] Moffat T P, Wheeler D, Kim S K, Josell D. Curvature enhanced adsorbate coverage mechanism for bottom-up superfilling and bump control in damascene processing[J]. *Electrochim. Acta*, 2007, 53(1): 145-154.
- [24] Dow W P, Yen M Y, Liao S Z, Chiu Y D, Huang H C. Filling mechanism in microvia metallization by copper electroplating[J]. *Electrochim. Acta*, 2008, 53(28): 8228-8237.
- [25] Moffat T P, Josell D. Extreme bottom-up superfilling of through-silicon-vias by damascene processing: suppressor disruption, positive feedback and Turing patterns[J]. *J. Electrochem. Soc.*, 2012, 159(4): D208-D216.
- [26] Dow W P, Chen H H, Yen M Y, Chen W H, Hsu K H, Chuang P Y, Ishizuka H, Sakagawa N, Kimizuka R. Through-hole filling by copper electroplating[J]. *J. Electrochem. Soc.*, 2008, 155(12): D750-D757.
- [27] Dow W P, Liu D H, Lu C W, Chen C H, Yan J J, Huang S M. Through-hole filling by copper electroplating using a single organic additive[J]. *Electrochem. Solid State Lett.*, 2011, 14(1): D13-D15.
- [28] Ogutu P, Fey E, Dimitrov N. Superconformal filling of through vias in glass interposers[J]. *ECS Electrochem. Lett.*, 2014, 3(8): D30-D32.
- [29] Ogutu P, Fey E, Dimitrov N. Superconformal filling of high aspect ratio through glass vias (TGV) for interposer applications using TNBT and NTBC additives[J]. *J. Electrochem. Soc.*, 2015, 162(9): D457-D464.
- [30] Fey E, Li J X, Dimitrov N. Fast and cost-effective superconformal filling of high aspect ratio through glass vias using MTT additive[J]. *J. Electrochem. Soc.*, 2017, 164(6): D289-D296.
- [31] Chang Y H, Tseng P L, Lin J C, Chen J C, Huang M C, Lin H Y, Pollard S, Mazumder P. Communication-defect-free filling of high aspect ratio through vias in ultra-thin glass[J]. *J. Electrochem. Soc.*, 2018, 166(1): D3155-D3157.
- [32] Wu S S, Ling H Q, Xie Y T, Li M, Yu D Q. 2020 21st International Conference on Electronic Packaging Technology (ICEPT), Guangzhou, August 12-15, 2020[C]. Piscataway: IEEE, 2020.
- [33] Xiao H B, Wang F L, Wang Y, He H, Zhu W H. Effect of ultrasound on copper filling of high aspect ratio through-silicon via (TSV)[J]. *J. Electrochem. Soc.*, 2017, 164(4): D126-D129.
- [34] Wang F L, Zeng P, Wang Y, Ren X Y, Xiao H B, Zhu W H. High-speed and high-quality TSV filling with the direct ultrasonic agitation for copper electrodeposition[J]. *Microelectron. Eng.*, 2017, 180: 30-34.
- [35] Xie Y T(谢怡彤), Wu S S(吴珊珊), Li M(李明). 一种填充玻璃转接板通孔的双电源双阳极电镀装置及方法: 中国, 202010042855.6[P]. 2020-05-15.
- [36] Kim I R, Park J K, Chu Y C, Jung J P. High speed Cu filling into TSV by pulsed current for 3 dimensional chip stacking[J]. *Korean J. Met. Mater.*, 2010, 48(7): 667-673.
- [37] Hong S C, Lee W G, Kim W J, Kim J H, Jung J P. Reduction of defects in TSV filled with Cu by high-speed 3-step PPR for 3D Si chip stacking[J]. *Microelectron. Reliab.*, 2011, 51(12): 2228-2235.
- [38] Chen Y(陈杨), Cheng J(程骄), Wang C(王翀), He W(何为), Zhu K(朱凯), Xiao D J(肖定军). The influence factors of through-hole copper plating at high current density[J]. *Plat. Finish.(电镀与精饰)*, 2015, 37(8): 23-27.
- [39] Lai Z Q(赖志强). Research and application of high speed copper electroplating for the interconnection micro-holes of printed circuit board[D]. Chengdu: University of Elec-

- tronic Science and Technology of China(电子科技大学), 2020.
- [40] Xu L H, Dixit P, Miao J, Pang J H L, Zhang X, Tu K N, Preisser R. Through-wafer electroplated copper interconnect with ultrafine grains and high density of nanotwins[J]. *Appl. Phys. Lett.*, 2007, 90(3): 033111.
- [41] Jin S, Seo S, Wang G, Too B. Electrodeposition of nanotwin Cu by pulse current for through-Si-via (TSV) process[J]. *J. Nanosci. Nanotechnol.*, 2016, 16(5): 5410-5414.
- [42] Sun F L, Liu Z Q, Li C F, Zhu Q S, Zhang H, Suganuma K. Bottom-up electrodeposition of large-scale nanotwinned copper within 3D through silicon via[J]. *Materials*, 2018, 11(2): 319.
- [43] Guymon C G, Harb J N, Rowley R L, Wheeler D R. MP-SA effects on copper electrodeposition investigated by molecular dynamics simulations[J]. *J. Chem. Phys.*, 2008, 128(4): 044717.
- [44] Peykova M, Michailova E, Stoychev D, Milchev A. Galvanostatic studies of the nucleation and growth kinetics of copper in the presence of surfactants[J]. *Electrochim. Acta*, 1995, 40(16): 2595-2601.
- [45] Stoychev D, Vitanova I, Bujukliev R, Petkova N, Popova I, Pojarliev I. Effect of some dialkyl-, diaryl-, and diarylalkyl-disulphide derivatives on copper electrodeposition[J]. *J. Appl. Electrochem.*, 1992, 22(10): 978-986.
- [46] Hai N T M, Huynh T T M, Fluegel A, Arnold M, Mayer D, Reckien W, Bredow T, Brockmann P. Competitive anion/anion interactions on copper surfaces relevant for Damascene electroplating[J]. *Electrochim. Acta*, 2012, 70: 286-295.
- [47] Moffat T P, Baker B, Wheeler D, Josell D. Accelerator aging effects during copper electrodeposition[J]. *Electrochem. Solid State Lett.*, 2003, 6(4): C59-C62.
- [48] Kim S K, Kim J J. Superfilling evolution in Cu electrodeposition: dependence on the aging time of the accelerator[J]. *Electrochem. Solid State Lett.*, 2004, 7(9): C98-C100.
- [49] Tan M, Guymon C, Wheeler D R, Harb J N. The role of SPS, MPSA, and chloride in additive systems for copper electrodeposition[J]. *J. Electrochem. Soc.*, 2007, 154(2): D78-D81.
- [50] Pasquale M A, Gassa L M, Arvia A J. Copper electrodeposition from an acidic plating bath containing accelerating and inhibiting organic additives[J]. *Electrochim. Acta*, 2008, 53(20): 5891-5904.
- [51] Kim J J, Kim S K, Kim Y S. Catalytic behavior of 3-mercaptopropionic acid on Cu electrodeposition and its effect on Cu film properties for CMOS device metallization[J]. *J. Electroanal. Chem.*, 2003, 542: 61-66.
- [52] Li L Q(李立清), An W J(安文娟), Wang Y(王义). Action mechanism of MPS and chloride ions in electroplating copper microvia filling[J]. *Surf. Technol.(表面技术)*, 2018, 47(5): 122-129.
- [53] Dow W P, Chiu Y D, Yen M Y. Microvia filling by Cu electroplating over a Au seed layer modified by a disulfide[J]. *J. Electrochem. Soc.*, 2009, 156(4): D155-D167.
- [54] Yokoi M, Konishi S, Hayashi T. Adsorption behavior of polyoxyethyleneglycol on the copper surface in an acid copper sulfate bath[J]. *Denki Kagaku*, 1984, 52(4): 218-223.
- [55] Feng Z V, Li X, Gewirth A A. Inhibition due to the interaction of polyethylene glycol, chloride, and copper in plating baths: a surface-enhanced Raman study[J]. *J. Phys. Chem. B*, 2003, 107(35): 9415-9423.
- [56] Willey M J, West A C. Microfluidic studies of adsorption and desorption of polyethylene glycol during copper electrodeposition[J]. *J. Electrochem. Soc.*, 2006, 153(10): C728-C734.
- [57] Josell D, Moffat T P. Superconformal copper deposition in through silicon vias by suppression-breakdown[J]. *J. Electrochem. Soc.*, 2018, 165(2): D23-D30.
- [58] Gallaway J W, West A C. PEG, PPG, and their triblock copolymers as suppressors in copper electroplating[J]. *J. Electrochem. Soc.*, 2008, 155(10): D632-D639.
- [59] Gallaway J W, Willey M J, West A C. Copper filling of 100 nm trenches using PEG, PPG, and a triblock copolymer as plating suppressors[J]. *J. Electrochem. Soc.*, 2009, 156(8): D287-D295.
- [60] Josell D, Moffat T P. Extreme bottom-up filling of through silicon vias and damascene trenches with gold in a sulfate electrolyte[J]. *J. Electrochem. Soc.*, 2013, 160(12): D3035-D3039.
- [61] Xiao N(肖宁). Study on microvia filling performances and action mechanisms of EPE inhibitors in copper electroplating process[D]. Harbin: Harbin Institute of Technology(哈尔滨工业大学), 2013.
- [62] Li Y B, Wang W, Li Y L. Adsorption behavior and related mechanism of Janus Green B during copper via-filling process[J]. *J. Electrochem. Soc.*, 2009, 156(4): D119-D124.
- [63] Li J, Zhou G Y, Hong Y, Wang C, He W, Wang S X, Chen Y M, Wen Z S, Wang Q Y. Copolymer of pyrrole and 1,4-butanediol diglycidyl as an efficient additive leveler for through-hole copper electroplating[J]. *ACS Omega*, 2020, 5(10): 4868-4874.
- [64] Wang X, Zhang S T, Chen S J, Tan B C, Guo H L, Wang Y, Qiang Y J, Fu S L, Wen Y N. Effects of 2,2-dithiodipyridine as a leveler for through-holes filling by copper electroplating[J]. *J. Electrochem. Soc.*, 2019, 166(13): 030501.

- D660-D668.
- [65] Chen B A, Xu J, Wang L M, Song L F, Wu S Y. Synthesis of quaternary ammonium salts based on diketopyrrolopyrroles skeletons and their applications in copper electroplating[J]. *ACS Appl. Mater. Interfaces*, 2017, 9(8): 7793-7803.
- [66] Haba T, Ikeda K, Uosaki K. Electrochemical and *in situ* SERS study of the role of an inhibiting additive in selective electrodeposition of copper in sulfuric acid[J]. *Electrochem. Commun.*, 2019, 98: 19-22.
- [67] Liu X D(刘筱笛), Ming P M(明平美), Zhang J Z(张峻中), Li R Q(李润清), Zhao X M(赵西梅). Research and development of the purification technology of electroplating solution[J]. *Plat. Finish.*(电镀与精饰), 2017, 39(12): 20-24.
- [68] Liu C(刘成), Huang T L(黄廷林), Zhao J W(赵建伟). Removal effect of organic matters of different MW during the process of coagulation and adsorption of powdered activated carbon[J]. *Water Purif. Technol.*(净水技术), 2006, 25(1): 31-33.
- [69] Liu W(刘伟), Gao S B(高书宝), Wu D(吴丹), Cai R H(蔡荣华), Huang X P(黄西平), Zhang Q(张琦). The process of membrane extraction separation technique and applications[J]. *J. Salt Sci. Chem. Ind.*(盐科学与化工), 2013, 42(11): 26-31.
- [70] Tummala R, Sundaram V. Impact of 3D ICs with TSV is profound but complex and costly-is there a better way[J]. *Chip Scale Review*, 2011, 8: 31-32.
- [71] Chen L(陈力), Yang X F(杨晓锋), Yu D Q(于大全). Development of through glass via technology[J]. *Electronics & Packaging*(电子与封装), 2021, 21(4): 5-17.
- [72] Lee T C, Chang Y S, Hsu C M, Hsieh S C, Lee P N, Hsieh Y C, Wang L C, Zhang L J. 2017 IEEE 67th Electronic Components and Technology Conference (ECTC), Orlando, FL, May 30- June 2, 2017[C]. Piscataway: IEEE, 2017.
- [73] Watanabe A O, Ali M, Zhang R, Ravichandran S, Kakutani T, Raj P M, Tummala R R, Swaminathan M. 2020 IEEE 70th Electronic Components and Technology Conference (ECTC), Orlando, FL, June 3-30, 2020[C]. Piscataway: IEEE, 2020.
- [74] Yu T, Zhang X D, Chen L, Ren X L, Duan Z M, Yu D Q. 2020 IEEE 70th Electronic Components and Technology Conference, Orlando, FL, June 3-30, 2020[C]. Piscataway: IEEE, 2020.
- [75] Lee J Y, Lee S W, Lee S K, Park J H. 2013 IEEE 26th Proceedings IEEE Micro Electro Mechanical Systems (MEMS), Taipei, January 20-24, 2013[C]. Piscataway: IEEE, 2013.
- [76] Ma S L, Ren K L, Xia Y M, Yan J, Luo R F, Cai H, Jin Y F, Ma M J, Jin Z H, Chen J. 2016 17th International Conference on Electronic Packaging Technology (ICEPT), Wuhan, August 16-19, 2016[C]. Piscataway: IEEE, 2016.
- [77] Iwata T, Sakai T, Mizutani D, Sakuyama S, Iida K, Inaba T, Fujisaki H, Miyazawa Y. 2018 IEEE 68th Electronic Components and Technology Conference (ECTC), San Diego, CA, May 29-June 1, 2018[C]. Piscataway: IEEE, 2018.
- [78] Iwata T, Sakai T, Mizutani D, Sakuyama S, Iida K, Inaba T, Fujisaki H, Tamura A, Miyazawa Y. 2019 IEEE 69th Electronic Components and Technology Conference (ECTC), Las Vegas, NV, May 28-31, 2019[C]. Piscataway: IEEE, 2019.

Development Status of Copper Electroplating Filling Technology in Through Glass Via for 3D Interconnections

Zhi-Jing Ji¹, Hui-Qin Ling¹, Pei-Lin Wu², Rui-Yi Yu^{2,3}, Da-Quan Yu^{2,3*}, Ming Li^{1*}

(1. School of Materials Science and Engineering, Shanghai Jiao Tong University, Shanghai 200240, China;

2. Xiamen Sky Semiconductor Co., Ltd., Xiamen 361026, China; 3. School of Electronic Science and Engineering, Xiamen University, Xiamen 361104, China)

Abstract: With the slow development of Moore's Law, the high density and miniaturization of microelectronic devices put forward higher requirements for advanced packaging technology. As a key technology in 2.5D/3D packaging, interposer technology has been extensively studied. According to different interposer materials, it is mainly divided into organic interposer, silicon interposer and glass interposer. Compared with the through silicon via (TSV) interconnection, the through glass via (TGV) interposer has received extensive attention in the 2.5D/3D advanced packaging field for its advantages of excellent high-frequency electrical characteristics, simple process, low cost, and adjustable coefficient of thermal expansion (CTE). However, the thermal conductivity of glass (about $1 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$) is much lower than that of silicon (about $150 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$), thus, the glass interposer has serious heat dissipation problems. In order to obtain a high-quality TGV interposer, not only an efficient and low-cost via preparation process, but also a defect-free filling process is required. The challenges faced by glass interposer is mainly concentrated in these two aspects. This review firstly introduces the preparation process of TGV, such as ultra-sonic drilling (USD), ultra-sonic high speed drilling (USHD), wet etching, deep reactive ion etching (DRIE), photosensitive glass, laser etching, laser induced deep etching (LIDE), etc. Then it summarizes the defect-free filling of TGV, and outlines several filling mechanisms and some current filling processes of TGV, such as bottom-up filling mechanisms, butterfly filling mechanisms and conformal filling mechanisms. Among the filling mechanisms of the above three filling methods, the filling method of bottom-up is the most studied one, and many scholars have given relevant explanations. Currently, the main ones that are commonly used are the diffusion-consumption mechanism, curvature enhanced adsorbate coverage mechanism (CEAC), convection dependent adsorption mechanism (CDA), and S-shaped negative differential resistance theory. In the process of TGV filling, the type and concentration of base bath, additives and electroplating process will affect the filling status of TGV. At present, the constant current plating mode is most commonly used in the process of TGV filling. Then the research progress of TGV electroplating additives is introduced, including the action mechanism of typical additives and the current research status of some new additives. Through glass via technology can be filled with the synergistic action of accelerators, suppressors and levelers. Finally, the practical application of TGV is briefly reviewed, for example, glass interposer is used in 3D integrated passive device (IPD), embedded glass fan-out technology (eGFO), integrated antenna packaging, micro-electro-mechanical system (MEMS), multi-chip module packaging, as well as the applications in the field of optical integration technology.

Key words: interposer; through glass via ; filling mechanisms; filling process; additives